

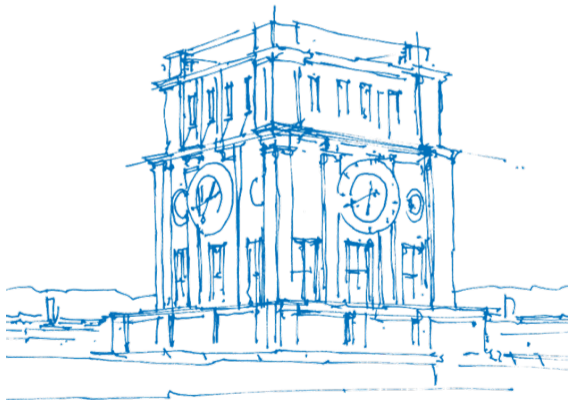
Einführung in die Rechnerarchitektur

VHDL

Lukas Hertel

Lehrstuhl für Rechnerarchitektur und Parallele Systeme
Fakultät für Informatik
Technische Universität München

17. Januar 2022



TUM Uhrenturm

Relaisierung eines Flip-Flops



Seriell-Parallel-Wandler

